

# BUNDESREPUBLIK DEUTSCHLAND

DE 99 / 0 2009

## PRIORITY DOCUMENT

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)



REC'D 11 OCT 1999

WIPO

PCT

ESKU

### Bescheinigung

Die Siemens Aktiengesellschaft in München/Deutschland hat eine Patentanmeldung  
unter der Bezeichnung

"Datenspeichervorrichtung"

am 3. Juli 1998 beim Deutschen Patent- und Markenamt eingereicht.

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprüng-  
lichen Unterlagen dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig das Symbol  
G 06 F 12/00 der Internationalen Patentklassifikation erhalten.

München, den 12. August 1999

Deutsches Patent- und Markenamt

Der Präsident

Im Auftrag

*Waasmaier*

Waasmaier

Aktenzeichen: 198 29 836.6

THIS PAGE BLANK (USPTO)

## Beschreibung

## Datenspeichervorrichtung

5 Die vorliegende Erfindung betrifft eine Vorrichtung gemäß dem Oberbegriff des Patentanspruchs 1, d.h. eine Datenspeichervorrichtung, die auf eine Datenausgabe-Anforderung hin ab einer ausgewählten Ausgabestartadresse gespeicherte Daten ausgibt.

10

Eine der wichtigsten Eigenschaften, die eine Datenspeichervorrichtung aufweisen muß, besteht darin, daß in dieser gespeicherte Daten so schnell wie möglich ausgelesen werden können. Dies gilt insbesondere dann, wenn es sich bei der

15 Datenspeichervorrichtung um einen Programmspeicher für eine programmgesteuerte Einheit wie beispielsweise einen Mikroprozessor, Mikrocontroller oder dergleichen handelt. Die Datenspeichervorrichtungen, die üblicherweise als Programmspeicher verwendet werden (ROMs, EPROMs, Flash EPROMs, DRAMs etc.) sind in der Regel nicht in der Lage, die darin gespeicherten (Befehls-)Daten so schnell auszugeben wie sie moderne programmgesteuerte Einheit abarbeiten können. Deshalb werden häufig schnelle statische RAMs als Zwischenspeicher (Cache) verwendet. Diese Caches ermöglichen es, daß die programm-

20 gesteuerte Einheit die benötigten Daten nicht immer aus dem langsamen Programmspeicher holen muß, sondern häufig aus dem schnellen Cache erhalten kann.

25

Dadurch können insbesondere Programmabschnitte mit linearem (keine Sprünge aufweisenden) Ablauf sehr schnell ausgeführt werden. Dies gilt jedoch nicht oder allenfalls eingeschränkt für Programmabschnitte mit den linearen Ablauf unterbrechenden Befehlen wie beispielsweise Sprungbefehlen und dergleichen. Der nach einem Sprung auszuführende Befehl ist nämlich

30 in vielen Fällen nicht im Cache verfügbar, weshalb in diesen

35

Fällen nach wie vor auf den langsamen Programmspeicher zugegriffen werden muß.

5 Dabei kommt erschwerend hinzu, daß der Befehl, der nach einem Sprung oder dergleichen aus dem Programmspeicher zu holen ist, häufig nicht vollständig in den Daten enthalten ist, die vom Programmspeicher auf eine Datenausgabe-Anforderung hin ausgegeben werden. Dies kann selbst dann der Fall sein, wenn die Datenmenge, die auf eine Datenausgabe-Anforderung hin  
10 ausgegeben wird, mit beispielsweise 4 oder 8 Bytes relativ groß (erheblich größer als die Befehlslänge) ist. In solchen Fällen sind zwei Lesezugriffe auf den Programmspeicher erforderlich, um die den nächsten Befehl repräsentierenden Daten erhalten zu können.

15

Dies ist ein nicht unerhebliches Problem, zumal in typischen Programmen etwa jeder dritte Befehl ein Sprungbefehl ist.

20 Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, eine Maßnahme zu finden, durch welche die Bereitstellung von Daten, die Folgebefehle nach Sprüngen oder dergleichen repräsentieren, beschleunigt werden kann.

25 Diese Aufgabe wird erfindungsgemäß durch die im kennzeichnenden Teil des Patentanspruchs 1 beanspruchten Merkmale gelöst

Demnach ist vorgesehen, daß die auswählbaren Ausgabestartadressen so geringe Abstände voneinander aufweisen, daß die zwischen benachbarten Ausgabestartadressen speicherbare  
30 Datenmenge geringer ist als die auf eine Datenausgabe-Anforderung hin ausgegebene Datenmenge.

Aufgrund der geringen gegenseitigen Abstände der auswählbaren Ausgabestartadressen kann - von wenigen Ausnahmen abgesehen -  
35 stets eine Ausgabestartadresse zur Anwendung kommen, durch

welche die einen Befehl repräsentierenden Daten durch einen einzigen Zugriff aus dem Programmspeicher (die Datenspeichervorrichtung) ausgelesen werden können.

- 5    Dadurch kann die Zeit, die erforderlich ist, um Folgebefehle nach Sprüngen oder dergleichen repräsentierende Daten bereitzustellen, auf verblüffend einfache Art und Weise auf ein Minimum reduziert werden.
- 10   Die geeignete Wahl der Ausgabestartadresse kann dabei beispielsweise unter Verwendung von nachfolgend als Anpassungsdaten bezeichneten Daten erfolgen, welche zusätzlich neben den sonst üblichen Daten an die Datenspeichervorrichtung angelegt werden, und durch die festgelegt wird, ob und
- 15   gegebenenfalls in welchem Umfang die zu verwendende Ausgabestartadresse größer oder kleiner als die Adresse ist, die durch die ebenfalls an die Datenspeichervorrichtung angelegten Adreßdaten als Ausgabestartadresse bestimmt wird. Dadurch kann die Ausgabestartadresse äußerst einfach und unter unveränderter Beibehaltung der üblichen Adressierung der Datenspeichervorrichtung dynamisch individuell festgelegt werden.
- 20

Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen, der folgenden Beschreibung und den Figuren entnehmbar.

25

Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen unter Bezugnahme auf die Figuren näher erläutert. Es zeigen

30

Figur 1 schematisch den Aufbau eines ersten Ausführungsbeispiels der beschriebenen Datenspeichervorrichtung, und

Figur 2 schematisch den Aufbau eines zweiten Ausführungsbeispiels der beschriebenen Datenspeichervorrichtung.

Die nachfolgend näher beschriebenen Datenspeichervorrichtungen sind in einer integrierten Schaltung untergebrachte Halbleiterspeicher, genauer gesagt als Programmspeicher verwendete RAMs, ROMs, EPROMs, Flash-EPROMs oder dergleichen; bei den Datenspeichervorrichtungen kann es sich grundsätzlich jedoch auch um beliebige andere Datenspeichervorrichtungen handeln.

Die Datenspeichervorrichtungen weisen eine Vielzahl von (zur Speicherung jeweils eines Daten-Bits ausgelegten) Speicherzellen auf, welche in bekannter Weise matrixartig zu einem eine Vielzahl von Zeilen und Spalten aufweisenden Speicherzellenfeld verschaltet sind. Dabei erweist es sich hinsichtlich der Zugriffszeit als besonders vorteilhaft, wenn die einzelnen Speicherzellenfeld-Zeilen sehr viele Speicherzellen umfassen. Im betrachteten Beispiel enthalten die Speicherzellenfeld-Zeilen jeweils 256 Speicherzellen; selbstverständlich können pro Speicherzellenfeld-Zeile auch beliebig viel mehr oder weniger Speicherzellen vorgesehen werden.

Beim Auslesen von in der Datenspeichervorrichtung gespeicherten Daten wird jeweils ein eine vorbestimmte Datenmenge umfassendes Datenwort ausgegeben. Im betrachteten Beispiel umfaßt ein Datenwort 64 Bits; selbstverständlich kann ein Datenwort auch mehr oder weniger Bits umfassen.

Die Speicherzellen sind über an die Datenspeichervorrichtung angelegte Adreßdaten und ebenfalls an die Datenspeichervorrichtung angelegte Anpassungsdaten adressierbar. Durch die Adressierung wird festgelegt, ab welcher Speicherzelle beim Beschreiben der Datenspeichervorrichtung Daten in diese eingeschrieben werden bzw. ab welcher Speicherzelle beim Aus-

lesen der Datenspeichervorrichtung in dieser gespeicherte  
Daten ausgegeben werden. Die Adresse der Speicherzelle, ab  
welcher beim Auslesen der Datenspeichervorrichtung in dieser  
gespeicherte Daten ausgegeben werden, wird nachfolgend als  
5 Ausgabestartadresse bezeichnet.

Die nachfolgenden Ausführungen beschränken sich auf das Aus-  
lesen von Daten aus der Datenspeichervorrichtung. Das Aus-  
lesen von Daten aus der Datenspeichervorrichtung wird durch  
10 eine Datenausgabe-Anforderung eingeleitet. Auf eine Daten-  
ausgabe-Anforderung hin werden von der durch die Adreßdaten  
und die Anpassungsdaten festgelegten Ausgabestartadresse 64  
Datenbits (ein 64-Bit-Datenwort) ausgegeben.

15 Dabei weisen die auswählbaren Ausgabestartadressen so geringe  
Abstände voneinander auf, daß die zwischen benachbarten  
Ausgabestartadressen speicherbare Datenmenge geringer ist als  
die auf eine Datenausgabe-Anforderung hin ausgegebene Daten-  
menge.

20

Durch die an die Datenspeichervorrichtung angelegten  
Adreßdaten wird die Datenspeichervorrichtung wie üblich  
adressiert. D.h., daß die durch die Adreßdaten bestimmbaren  
Ausgabestartadressen in gleichbleibend großen Schritten auf-  
einanderfolgen, wobei die Schrittweite genau der Anzahl der  
25 Bits entspricht, die auf eine Datenausgabe-Anforderung hin  
ausgegeben wird. Im betrachteten Fall, wo die Daten in Ein-  
heiten von 64 Bits eingeschrieben und ausgelesen werden kön-  
nen, bedeutet dies, daß über die Adreßdaten die Adressen der  
30 Bits Nummer 0, 64, 128 und 192 einer jeden Speicherzellen-  
feld-Zeile als Ausgabestartadressen bestimmbar sind.

Durch die an die Datenspeichervorrichtung angelegten  
Anpassungsdaten wird festgelegt, ob und gegebenenfalls in  
35 welchem Umfang die zu verwendende Ausgabestartadresse größer

6

oder kleiner als die durch die Adreßdaten bestimmte Ausgabe-  
startadresse ist. D.h., es kann festgelegt werden, ob die  
durch die Adreßdaten bestimmte Ausgabestartadresse oder eine  
mehr oder weniger größere oder kleinere Adresse als Ausgabe-  
5 startadresse verwendet wird.

Dies läßt sich beispielsweise dadurch bewerkstelligen, daß  
die Schnittstelle zwischen dem Speicherzellenfeld und den  
Ausgabeanschlüssen der Datenspeichervorrichtung entsprechend  
10 modifiziert wird. Die besagte Schnittstelle besteht bislang  
aus einem oder mehreren Multiplexern, durch den wahlweise die  
Bits

0 bis  $x-1$   
15  $x$  bis  $2x-1$   
..., oder  
 $(n-1)x$  bis  $nx-1$

der jeweils ausgewählten Speicherzellenfeld-Zeile auf die  
20 Ausgabeanschlüsse durchgeschaltet werden, wobei  $x$  gleich der  
Anzahl der Bits pro ausgegebenem Datenwort repräsentiert und  
im betrachteten Beispiel 64 beträgt, und wobei  $n$  die Anzahl  
der pro Speicherzellenfeld-Zeile speicherbaren Datenworte  
repräsentiert und im betrachteten Beispiel 4 beträgt.

25 Durch einen oder mehrere zusätzliche Multiplexer und/oder  
eine Modifikation der vorhandenen Multiplexer und (zusätz-  
licher) Ansteuerung derselben durch die Anpassungsdaten wird  
erreicht, daß wahlweise die Bits

30 0 bis  $x-1$  oder  $y$  bis  $x-1+y$   
 $x$  bis  $2x-1$  oder  $x+y$  bis  $2x-1+y$   
..., oder  
35  $(n-1)x$  bis  $nx-1$  oder  $(n-1)x+y$  bis  $nx-1$

der jeweils ausgewählten Speicherzellenfeld-Zeile auf die Ausgabeanschlüsse durchgeschaltet werden, wobei der neue Parameter  $y$  einen Versatz bzw. Offset gegenüber der durch die Adreßdaten bestimmten Ausgabestartadresse bezeichnet.

5

Die praktische Realisierung einer Anordnung, durch welche wahlweise die Bits 0 bis 63 oder die Bits 16 bis 79 einer Speicherzellenfeld-Zeile auf die Ausgabeanschlüsse der Datenspeichervorrichtung durchgeschaltet werden (Offset  $y = 16$ ),

10 ist in Figur 1 veranschaulicht.

Dabei sind die ausgewählte Speicherzellenfeld-Zeile mit dem Bezugszeichen SZFZ, deren Speicherzellen mit den Bezugszeichen SZ00, SZ01, SZ02, ..., der Multiplexer mit dem Bezugszeichen MUX, und das diesen steuernde Steuersignal mit dem Bezugszeichen C bezeichnet, wobei das den Multiplexer MUX ansteuernde Steuersignal C den Anpassungsdaten entspricht oder auf diesen basiert.

20 Hat das Steuersignal C des Multiplexers MUX den Wert 0, so werden wie bisher üblich die in den Speicherzellen SZ00 bis SZ63 gespeicherten Daten auf die Ausgabeanschlüsse A00 bis A63 der Datenspeichervorrichtung durchgeschaltet; hat das Steuersignal C des Multiplexers MUX hingegen den Wert 1, so  
25 werden die in den Speicherzellen SZ16 bis SZ79 gespeicherten Daten auf die Ausgabeanschlüsse A00 bis A63 der Datenspeichervorrichtung durchgeschaltet.

In beiden Fällen werden auf eine Datenausgabe-Anforderung hin  
30 64 Daten-Bits aus der Datenspeichervorrichtung ausgegeben. Allerdings ist die Herkunft der ausgegebenen Daten verschieden, denn die Ausgabestartadresse ist im Fall  $C=1$  um den Offset (hier 16) größer als die Ausgabestartadresse im Fall  $C=0$ .

35

Die bedarfsweise Verschiebbarkeit der Ausgabestartadresse erweist sich insbesondere dann als vorteilhaft, wenn durch die betreffende Datenausgabe-Anforderung der auf einen Sprungbefehl oder dergleichen folgende Befehl gelesen werden soll und die diesen Befehl repräsentierenden Daten erst an einer Stelle beginnen, die relativ weit hinten in dem normalerweise (ohne Verschiebung der Ausgabestartadresse) ausgegebenen Datenwort liegt. Dann kann nämlich ein Befehl, der über eine normale Datenausgabe-Anforderung nur teilweise geholt werden könnte, durch einen einzigen Zugriff auf die Datenspeichervorrichtung vollständig geholt werden.

Dies ist beispielsweise der Fall, wenn die Speicherzellen SZ55 bis SZ71 den ersten Befehl B1 repräsentieren, der nach einem Sprung oder dergleichen auszuführen ist.

Wollte man den Befehl B1 "normal", d.h. ohne Verschiebung der Ausgabestartadresse holen, müßten zwei Zugriffe auf die Datenspeichervorrichtung erfolgen, denn durch den ersten Zugriff könnte nur das erste Byte des (2-Byte-)Befehls B1 erhalten werden. Holt man den Befehl B1 hingegen mit einer mindestens um ein Byte verschobenen Ausgabestartadresse, so kann der Befehl B1 mit einem einzigen Zugriff auf die Datenspeichervorrichtung vollständig geholt werden.

Der Umfang, in welchem die Ausgabestartadresse durch die Anpassungsdaten verschoben wird, wird im betrachteten Beispiel durch die Beschaltung des Multiplexers MUX festgelegt und kann vorzeichen- und betragsmäßig beliebig festgelegt werden.

Die praktische Realisierung einer Anordnung, durch welche wahlweise die Bits 0 bis 63 oder die Bits 32 bis 95 einer Speicherzellenfeld-Zeile auf die Ausgabeanschlüsse der Daten-

speichervorrichtung durchgeschaltet werden (Offset  $y = 32$ ),  
ist in Figur 2 veranschaulicht.

Der Aufbau der Anordnung gemäß Figur 2 entspricht im wesentlichen dem Aufbau der Anordnung gemäß Figur 1; Unterschiede existieren "nur" in der Beschaltung der Eingangsanschlüsse des Multiplexers MUX.

Die Verschiebung des Ausgabestartadresse um 32 Bits erweist sich im betrachteten Beispiel als noch vorteilhafter, weil damit durch einen einzigen Zugriff auf die Datenspeichervorrichtung der auf den Sprungbefehl folgende Befehl B1 und ferner der auf diesen folgende, im betrachteten Beispiel in den Speicherzellen SZ72 bis SZ88 gespeicherte Befehl B2 vollständig erhalten werden können.

Dies bedeutet allerdings nicht, daß ein Offset von 32 generell vorteilhafter ist als andere Offsets. Welcher Offset optimal ist, hängt insbesondere von der Datenmenge, die pro Datenausgabe-Anforderung ausgegeben wird, und von den Längen der auszuführenden Befehle ab.

Die Datenspeichervorrichtung kann auch so aufgebaut werden, daß der verwendete Offset vorzeichen- und/oder betragsmäßig variierbar ist, so daß der Offset abhängig von den jeweils aktuellen Verhältnissen (unter Verwendung von mehrere Bits umfassenden Anpassungsdaten) individuell ausgewählt werden kann.

Für den Fall, daß der Offset wie bei dem in der Figur 2 veranschaulichten Ausführungsbeispiel genau halb so groß sein soll wie die Anzahl der auf eine Datenausgabe-Anforderung hin ausgegebenen Daten-Bits, können die (bei den in den Figuren 1 und 2 veranschaulichten Beispielen jeweils 1 Bit umfassenden) Anpassungsdaten durch ein zusätzliches (Adreß-)Bit in den an

die Datenspeichervorrichtung angelegten Adreßdaten ersetzt werden.

Der Vollständigkeit halber sei erwähnt, daß es für das ordnungsgemäße Funktionieren der Anordnungen gemäß den Figuren 1 und 2 erforderlich ist, daß beim Auslesen von Daten aus der Datenspeichervorrichtung mehr Speicherzellen ausgelesen werden als Daten-Bits auszugeben sind. Da bei den bekannten Datenspeichervorrichtungen in der Regel aber ohnehin jeweils alle Speicherzellen der ausgewählten Speicherzellenfeld-Zeile ausgelesen werden, sind diesbezüglich keine oder jedenfalls keine größeren Modifikationen der Datenspeichervorrichtungen erforderlich.

Ferner sei darauf hingewiesen, daß es beim Lesen von am Anfang und/oder am Ende einer Speicherzellenfeld-Zeile gespeicherten Daten geschehen kann, daß nur ein Teil der ausgegebenen Daten gültig ist. Die Handhabung dieser Besonderheit stellt allerdings kein Problem dar. Daß die ausgegebenen Daten nur teilweise gültig sind, kann beispielsweise durch eine entsprechende Kennung (Flag) signalisiert werden.

Es dürfte auch einleuchten, daß in Fällen, in denen die einen Befehl repräsentierenden Daten über das Ende einer Speicherzellenfeld-Zeile hinausgehen (in der nächsten Speicherzellenfeld-Zeile fortgesetzt werden), nach wie vor zwei Zugriffe auf die Datenspeichervorrichtung erfolgen müssen, um den betreffenden Befehl vollständig zu holen.

Nichtsdestotrotz kann durch eine wie beschrieben oder ähnlich aufgebaute Datenspeichervorrichtung die Anzahl der Zugriffe, die erforderlich ist, um bestimmte Daten auszulesen, auf ein Minimum reduziert werden.

## Patentansprüche

1. Datenspeichervorrichtung, die auf eine Datenausgabe-  
Anforderung hin ab einer ausgewählten Ausgabestartadresse  
5 gespeicherte Daten ausgibt,  
d a d u r c h g e k e n n z e i c h n e t,  
daß die auswählbaren Ausgabestartadressen so geringe Abstände  
voneinander aufweisen, daß die zwischen benachbarten Ausgabe-  
startadressen speicherbare Datenmenge geringer ist als die  
10 auf eine Datenausgabe-Anforderung hin ausgegebene Datenmenge.
2. Datenspeichervorrichtung nach Anspruch 1,  
d a d u r c h g e k e n n z e i c h n e t,  
daß die Bestimmung der zu verwendenden Ausgabestartadresse  
15 unter Berücksichtigung von an die Datenspeichervorrichtung  
angelegten Adreßdaten erfolgt.
3. Datenspeichervorrichtung nach Anspruch 2,  
d a d u r c h g e k e n n z e i c h n e t,  
20 daß die Bestimmung der zu verwendenden Ausgabestartadresse  
unter zusätzlicher Berücksichtigung von an die Datenspeicher-  
vorrichtung angelegten Anpassungsdaten erfolgt, wobei die  
Anpassungsdaten definieren, ob und gegebenenfalls in welchem  
Umfang die zu verwendende Ausgabestartadresse größer oder  
25 kleiner als die Adresse ist, die durch die Adreßdaten defi-  
niert wird.
4. Datenspeichervorrichtung nach Anspruch 3,  
d a d u r c h g e k e n n z e i c h n e t,  
30 daß die Anpassungsdaten zur Steuerung einer zwischen den  
Speicherzellen der Datenspeichervorrichtung und den Ausgabe-  
anschlüssen der Datenspeichervorrichtung vorgesehenen  
Schnittstelle verwendet werden.
- 35 5. Datenspeichervorrichtung nach Anspruch 4,

- d a d u r c h g e k e n n z e i c h n e t,  
daß die Schnittstelle einen Multiplexer (MUX) enthält, der  
durch die Anpassungsdaten oder basierend auf den Anpassungs-  
daten angesteuert wird, und durch welchen wahlweise die ab  
5 einer ersten Ausgabestartadresse gespeicherten Daten oder die  
ab einer zweiten Ausgabestartadresse gespeicherte Daten  
durchgeschaltet werden.
6. Datenspeichervorrichtung nach Anspruch 5,  
10 d a d u r c h g e k e n n z e i c h n e t,  
daß die erste Ausgabestartadresse die Adresse ist, die durch  
die an die Datenspeichervorrichtung angelegten Adreßdaten  
repräsentiert wird.
- 15 7. Datenspeichervorrichtung nach Anspruch 5 oder 6,  
d a d u r c h g e k e n n z e i c h n e t,  
daß die zweite Ausgabestartadresse um einen durch die Be-  
schaltung des Multiplexers (MUX) festgelegten Umfang größer  
oder kleiner als die erste Ausgabestartadresse ist.

## Zusammenfassung

## Datenspeichervorrichtung

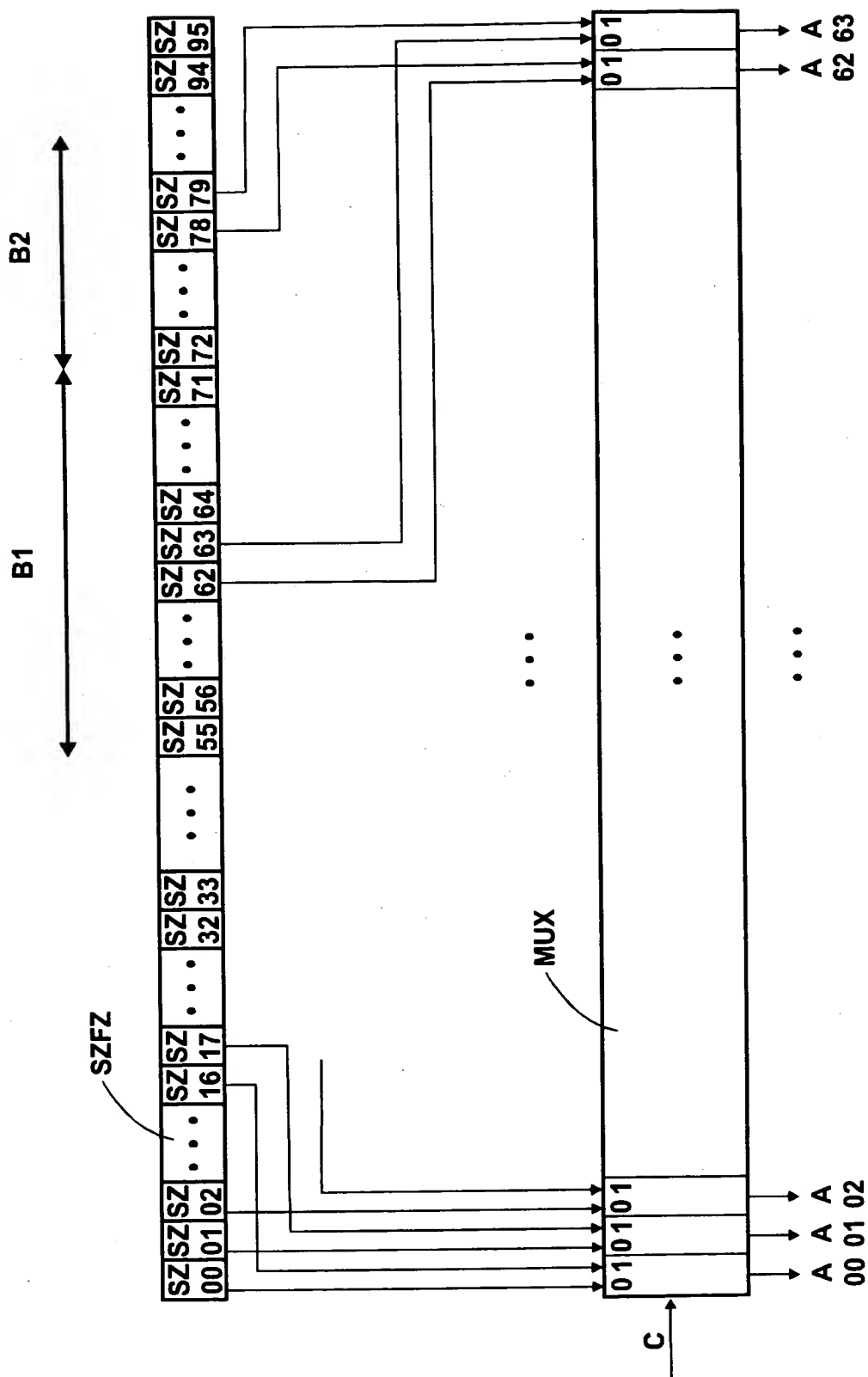
- 5 Es wird eine Datenspeichervorrichtung beschrieben, die auf  
eine Datenausgabe-Anforderung hin ab einer ausgewählten  
Ausgabestartadresse gespeicherte Daten ausgibt. Die beschrie-  
bene Datenspeichervorrichtung zeichnet sich dadurch aus, daß  
die auswählbaren Ausgabestartadressen so geringe Abstände  
10 voneinander aufweisen, daß die zwischen benachbarten Ausgabe-  
startadressen speicherbare Datenmenge geringer ist als die  
auf eine Datenausgabe-Anforderung hin ausgegebene Datenmenge.  
Dadurch kann die Anzahl der Zugriffe auf die Datenspeicher-  
vorrichtung auf ein Minimum reduziert werden.

15

Figur 1

## Bezugszeichenliste

SZFZ	Speicherzellenfeld-Zeile
SZxx	Speicherzelle xx innerhalb einer Speicherzellenfeld-Zeile
B1	erster Befehl, der nach einem Sprung auszuführen ist
B2	zweiter Befehl, der nach einem Sprung auszuführen ist
MUX	Multiplexer
C	Multiplexer-Steuersignal (= Anpassungsdaten)
Ayy	Ausgabeanschluß yy der Datenspeichervorrichtung



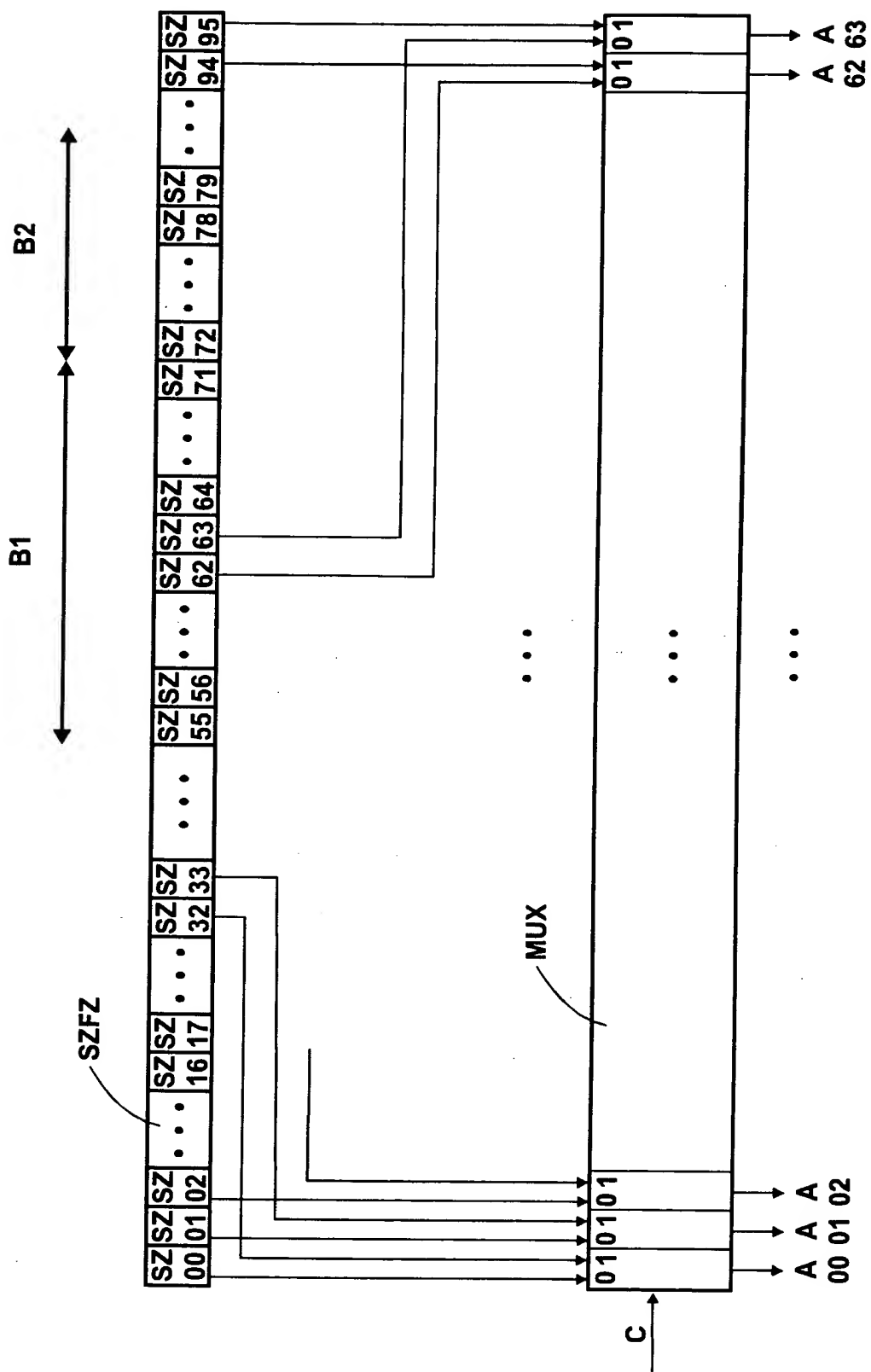


FIG 2